

平成19年度 情報工学コース卒業研究報告要旨

高田・富山 研究室	氏 名	眞 弓 友 宏
卒業研究題目	動的電圧・周波数制御による 低消費エネルギー化の評価	
<p>現在、組み込みシステムは生活のいたるところに広く使われており、日常生活の中で組み込みシステムが消費するエネルギーの総量は日増しに増えている。また、個々の組み込みシステムの消費エネルギーも性能の向上に伴い上昇する傾向にあり、組み込みシステムの消費エネルギーを削減することは開発者の急務となっている。</p> <p>現在まで、組み込みシステムの低消費エネルギー化を目的とした技術は数多く提案されているが、本研究ではそれらの中から動的電圧・周波数制御 (DVFS: Dynamic Voltage and Frequency Scaling) という技術に注目する。DVFS に関する研究は、タスクスケジューリング・アルゴリズムなどの理論的な研究は多く存在するが、実際に DVFS を実装して、その効果を評価している研究は少ない。本研究では、実際に Texas Instruments 社製 DSP 搭載ボード TMS320VC5509A DSK を用いて、DVFS の効果について検証した。</p> <p>一般的にプロセッサの消費エネルギーは、静的な消費エネルギーと動的な消費エネルギーの2種類に大別される。静的な消費エネルギーとは、電源が入っている間、回路の動作に関わらず、常に消費されるエネルギーのことである。一方、動的な消費エネルギーとは、トランジスタがスイッチングする際に消費されるエネルギーのことであり、静的な消費エネルギーよりも割合が大きいことが知られている。動的な消費エネルギーは電源電圧の二乗に比例するため、電源電圧を下げることは動的な消費エネルギーを削減するために非常に有効である。しかし、電源電圧を下げると回路の遅延が長くなるため、プロセッサのクロック周波数も下げなければならない。そのため、DVFS 技術は、システムの運用時にプロセッサの電源電圧を必要最低限に抑え、それに伴いクロック周波数も低下させる。DVFS は動的な消費エネルギーを削減することが可能であるが、タスクの実行時間が長くなってしまいうため、タスクのデッドラインに余裕のある場合に有用である。</p> <p>本研究では、前述のターゲットボード上で、合計9種類のベンチマークプログラムを実行させ、消費電流と実行時間を測定した。その際、周波数を 12MHz から 192MHz までの16通り、それに対応して電源電圧を 1.2V, 1.4V, 1.6V の3通りに変更して測定した。測定された消費電流と実行時間より、消費電力と消費エネルギーを計算した。その結果、3種類の電圧のうち、最も低い1.2Vで動作させたとき、実行時間は最長であったが、消費エネルギーは最小となった。このことから、電源電圧を下げることの有効性が確認された。次に、電圧を一定として周波数にもを変化させた場合、周波数を下げることにより、消費エネルギーは増大した。これは、動的な消費エネルギーは変わらず、しかし、実行時間が延びることによって静的な消費エネルギーが増加したためである。以上のことから、電源電圧を下げることは消費エネルギーの削減に有効であることと、電源電圧が同じであれば極力高いクロック周波数で動作させるべきであることが分かった。</p>		