

平成20年度 情報工学コース卒業研究報告要旨

高木 研究室	氏 名	小幡耕大
卒業研究題目	単一磁束量子集積回路のためのタイミング制約を考慮したセルベース自動配置手法	
<p>単一磁束量子 (SFQ) 回路は、現在の半導体技術では実現し得ない超高速・低消費電力の演算が可能であると考えられている。SFQ デジタル回路は、半導体とは異なりレベル論理の回路ではなく、パルスの有無で“0”、“1”を表現するパルス論理の回路である。SFQ 回路で主に用いられるクロック同期式では“0”、“1”を区別するために各ゲートにクロックを供給し、クロックパルス間の SFQ の有無で論理を表現する。高速動作する SFQ 回路では、各ゲートにおいて、スキューを持ったクロックとデータ入力との間の相対的な時間関係を維持することが必要である。このため、従来の半導体向けの計算機設計支援ツールをそのまま SFQ 回路設計に用いるのは困難である。現在、SFQ デジタル回路の設計手法として、セルと呼ばれる基本的な機能を持ったブロックを組み合わせることで回路全体を構築するセルベース設計がある。配置配線は人手で行われており、大規模回路の設計を視野に入れた SFQ 回路向けの計算機支援手法が必要とされている。</p> <p>本研究では、タイミング制約を考慮したセルベース自動配置手法を提案する。SFQ 回路のレイアウト設計ではまずセルを配置し、配線を行う。配線はすべてマンハッタン経路をたどるものとしてタイミングを見積もり、タイミング制約の条件として入力される配線長の差を維持できるような配置を求める。入力として、論理セルは回路の入力端子から論理セルの深さによってレベルづけされ、配線長の差はレベル間の配線ごとに与える。出力として、マンハッタン距離より長い配線長部分の総延長が最少の配置におけるセルの座標および回転を得る。提案手法では、論理セルの配置と分岐素子であるスプリッタの配置を2つのステップに分けて行う。まず論理セルの配置では、伸長可能な自然長を持つバネモデルを用いて論理セルの配置を行う。各バネはそれぞれ配線長の差という固有の自然長をもち、セル同士には互いに斥力を働く。バネの復元力によって隣接セル間の距離を配線長の差に保ち、斥力によってセルの重なりを除去する。セル同士の斥力の影響で、バネの自然長と隣接論理セル間の距離に大きな隔たりが生じる場合には、この差を緩和するため、そのバネが属するレベル間のバネの自然長を一様に伸ばして、より安定した配置を求める。次の段階では、論理セル間の配線が最短経路をたどることができるようにスプリッタを挿入し、挿入する隙間がなければレベル間を広げる。</p> <p>提案手法に基づいて自動配置ツールを実装し、タイミング調整された配線長の差と論理セルの概略配置、配線の接続情報を入力として自動配置を行った。その結果、全加算器の回路に対して実行時間約 0.7 秒と手作業に比べ配置時間を大幅に短縮することができ、配線可能で回路面積の小さい配置が得られた。</p>		