

## 平成 23 年度 情報工学コース卒業研究報告要旨

高田 研究室	氏 名	石 田 薫 史
卒業研究題目	動的再構成 LSI「XBridge」へのアプリケーション実装と評価	
<p>携帯電話やデジタルカメラといった情報家電や情報通信機器には、SoC (System-on-a-Chip) と呼ばれる IC チップが組込まれ、様々な処理を実現している。SoC は組み込み CPU、標準 I/O、メモリ、アプリケーション固有の専用ハードウェアなどが一つの半導体チップ上に集約されたものであり、これまでに急速な発展を遂げてきた。しかし、近年の扱う情報量の増加に伴い、より多くの処理を処理速度の速い専用ハードウェアとして実現することが望まれている。これは、新たな専用ハードウェアの追加で解決可能である。ところが、専用ハードウェアは特定の処理に特化しているため柔軟性に乏しく、機能の追加によるハードウェア面積の増加と共に設計時間や消費電力、開発コストの増大を招く。これらの理由から、小さな面積で、高い柔軟性をもち、なおかつ専用ハードウェア並の処理速度をもつハードウェアが必要である。柔軟性を持つハードウェアとしては FPGA が挙げられる。FPGA では LUT (Look-Up Table) と呼ばれる微細な基本構成要素を並べ、これらの配線を電氣的に切り替えることで、ハードウェアの再構成を可能とし、柔軟性を実現している。ところが、FPGA では一度に全てのハードウェアを書き込むため、処理量の増加に伴い面積が増大する問題を解決できない。</p> <p>そこで、動的再構成と呼ばれる技術が注目されている。動的再構成とは、処理内容を分割し、限られたハードウェア資源を実行中に動的に書き換えることで、資源以上の処理が実現可能となる技術である。つまり、処理量の増加に対して面積の増大を防ぐことができる。また、動的再構成の基本構成要素は PE (Processing Element) と呼ばれ、FPGA の LUT よりも粒度が粗いため、ハードウェアの書き換えが速い。さらに、PE はレジスタ、マルチプレクサ、シフトなどと組み合わせるため、複雑な処理に強く、柔軟性もある。</p> <p>本研究では、この動的再構成技術が SoC の専用ハードウェアに代替可能な技術であることを確かめるため、動的再構成 LSI「XBridge」上に種類の異なる複数のアプリケーションを実装した。性能評価のため、同一のアプリケーションを FPGA 上にも実装し、面積、状態数、サイクル数、周波数、実行時間といった面から XBridge と FPGA の比較を行った。実装するアプリケーションとしては、比較的複雑な処理の多い C 言語記述のベンチマークプログラム群から選定した。実装に当たって、XBridge では統合開発環境を用いた。この環境を用いて C 言語記述の動作合成から、コンフィギュレーションデータ生成、XBridge 上への実装が可能である。対して、FPGA の実装にはシステムレベル設計環境と、動作合成ツール、論理合成ツールを用いた。合成制約の違いも実装結果に影響するため、複数の合成制約の組み合わせを設けて両者の比較を行った。</p> <p>評価・比較結果として、条件分岐や、繰り返しの少ない比較的単純なシステムの処理性能では FPGA の方が優れていた。一方で、暗号処理やメディア処理といった、複雑な条件分岐や繰り返し処理、シフト演算などを要するシステムでは XBridge の方が優勢であった。面積に関しては両ハードウェアで基本構成要素の実現方式が大きく異なるものの、動的再構成技術の面積効率の高さを確認した。</p> <p>本事例により、動的再構成技術が複雑な処理を要するシステムに対して高い処理能力と面積効率をもち、SoC の専用ハードウェアの代替案として適用性が高い技術であることを確認した。今後の課題としては、汎用プロセッサとの通信を利用した、より大きなアプリケーションの実装と評価、実装の最適化などが挙げられる。</p>		