

平成24年度 情報工学コース卒業研究報告要旨

枝廣 研究室	氏 名	平 林 学 人
卒業研究題目	GPGPUのためのプログラム構造に着目した高速化アプローチ	
<p>汎用計算機アーキテクチャの確立以降、マイクロプロセッサ技術は目覚ましい発展を遂げてきた。その要因の1つがクロック周波数の飛躍的な向上であったが、クロック周波数の増加はプロセッサコアの発熱量や消費電力の増加を伴うため、クロック周波数に依存したシステムの性能向上が限界を迎えつつある。この傾向は今後ますます強まると予想され、システムの性能向上を継続するためには新しい考え方が求められている。</p> <p>システムの性能向上を継続する手段として、マルチコアやメニーコア技術が注目されている。複数のコアを用いてプログラムを並列処理することでクロック周波数に依存しない性能向上を実現するアーキテクチャである。マルチコア CPU を用いた並列処理では POSIX 標準の pthread に代表されるマルチスレッディング技術を用いてプログラムの並列化を行うことが一般的であるが、マルチコア CPU を用いて効率的に処理が可能な限度は高々数十スレッドである。一方、メニーコアは数百から数千以上の並列度を提供する革新的なプロセッサ技術である。今日、メニーコア技術を具現化した市場製品の1つとして挙げられるのが Graphics Processing Unit (GPU) である。特に GPU を汎用計算に用いる”General-Purpose computing on GPUs” (GPGPU) という概念は、組込みシステムからスーパーコンピュータまで広く使われるようになってきている。GPGPU は高性能計算を実現する有効手段ではあるが、一方でプログラマが各々のアプリケーションプログラムに最適な並列化を考えなければならず、プログラミングの生産性という面で大きな課題を抱えている。</p> <p>本研究では、GPGPU を用いたプログラムの高速化について、プログラムの「意味」よりもプログラムの「構造」に着目した3つのアプローチを提案する。具体的には、多重化されたループを極力展開し並列処理に置き換える”UnnestLoop”，計算に必要なヒープ領域を集約確保する”ConsolAlloc”，配列の参照と上書きが同時に行われる際に配列のコピーを生成しデータ整合性を保つ”DataMirror” というアプローチを提案し、その実装方法なども提供する。高速化アプローチがプログラムの意味ではなくプログラムの構造に依存することは、広い分野での再利用が可能であることを意味し、今後の GPGPU 技術の発展に貢献できる有意義な提案であると考えられる。</p> <p>アプローチの評価には、科学シミュレーション分野の(1次元, 2次元)交通流シミュレーションプログラム、データ解析分野の motif 解析プログラム、画像処理分野の画像認識プログラムと言った全く異なる3分野のプログラムを使用し、分野を超えたアプローチの再利用性と高速化の程度を検証した。アプローチを実装した各プログラムの実行時間を計測したところ、1次元交通流シミュレーションで約5倍、2次元交通流シミュレーションで約4倍の速度向上が見られた。また、motif 解析プログラムと画像認識プログラムでは、motif の解析時間や画像1枚にかかる処理時間がそれぞれ約半分になった。</p> <p>今後の課題としては、GPU の性能を最大限に引き出す最適化手法の検討、および複数の GPU や高性能 GPU に対応するための検討が挙げられる。本研究では、比較的安価なエンドユーザ向けのグラフィック処理用 GPU を1枚のみ使用した。しかし、より大規模な並列度を扱い、更なる高速化を行うためには今以上に GPU の性能を引き出し、かつ、複数の GPU やより高性能な GPU を駆使していくことが不可欠であると考えられる。そのために本研究で提案したアプローチ以上に GPU の性能を引き出す手法や、複数 GPU あるいは高性能 GPU の効率的な使用方法の検討が必要である。</p>		